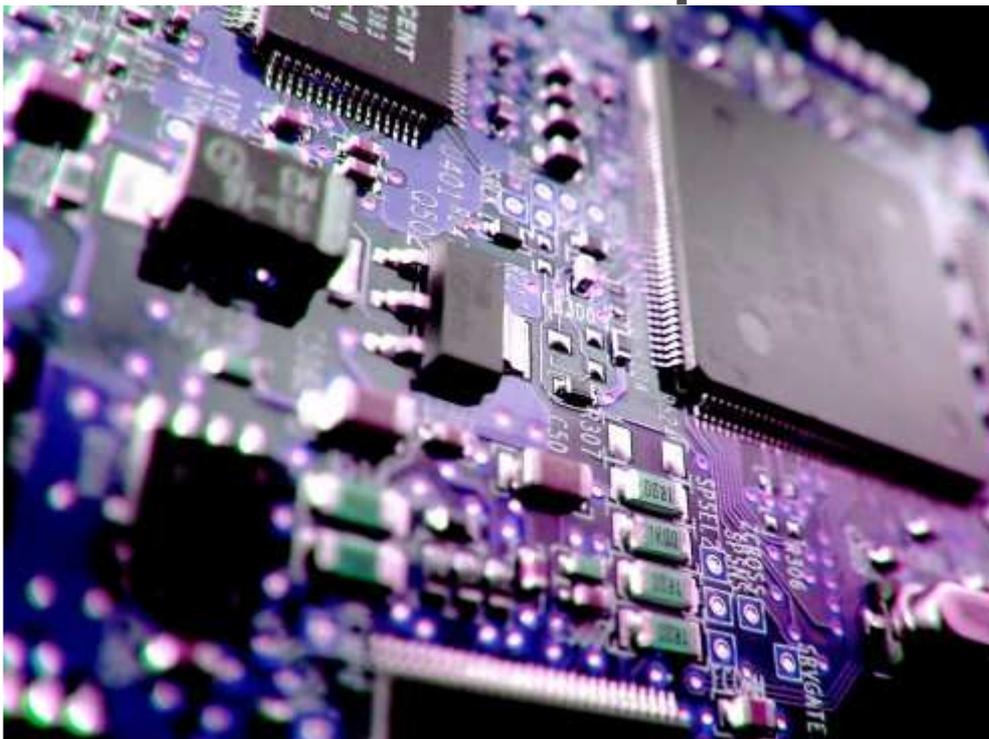


Architecture des microprocesseurs



Baccalauréat S - Spécialité Informatique et Sciences du Numérique

Contenu de formation:

4.4 : Architecture matérielles : Structure des ordinateurs

Éléments d'architecture

Composants de base (unité centrale, mémoires, périphériques).

Jeu d'instructions

Instructions simples (chargement, stockage, opérations arithmétiques et logiques, saut conditionnel).



Objectifs

A la fin de la séquence, l'élève doit être capable

Expliquer le rôle des constituants d'un ordinateur.

Savoir dérouler l'exécution d'une séquence d'instructions simples de type langage machine.

I/ Notions de base

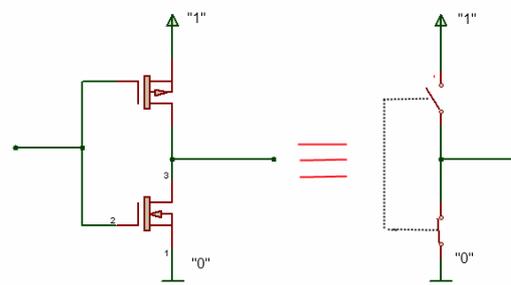


Transistor et logique binaire

Les structures de l'électronique numérique reposent toutes sur des composants appelés *transistors*.

Les transistors s'apparentent à des interrupteurs qui laissent passer ou non le courant électrique. L'utilisation de transistors complémentaires

ISN : Architecture matérielle



(quand l'un laisse passer le courant, l'autre le bloque) permet d'obtenir des cellules unitaires qui délivrent soit un niveau logique "0" ou un niveau logique "1". Ce fonctionnement binaire - on parle de **logique binaire** - explique le fait que l'on utilise la base 2 pour coder des programmes informatiques.



Bit et octet

Le bit :

De l'anglais **binary digit**, le bit décrit une variable n'ayant que deux états possibles.

Par exemple : Un nombre peut être pair ou non.

Lorsque des combinaisons intermédiaires sont nécessaires, on associe plusieurs bits pour obtenir des variables de valeurs plus grandes.

Un peu d'histoire....

Le premier microprocesseur, le 4004 d'INTEL était capable de traiter des données de 4 bits (un quartet).

Avec un quartet, une variable pouvait avoir 16 valeurs différents (2 puissance 4).

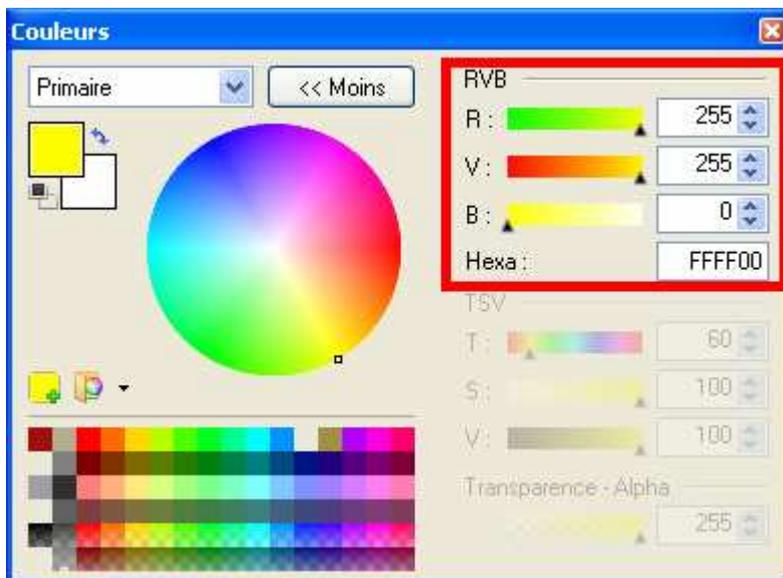
Pour représenter ces valeurs sur un caractère, on a fait appel au code hexadécimal.



Mais très vite, on s'est aperçu que 4 bits était très limitatif tant en nombre de valeurs, qu'en temps de calcul.

Les microprocesseurs qui ont suivi le 4004 (6800 de Motorola, Z80 de Zilog, 6805 de Fairchild, 8008 d'Intel....) furent dotés de calculateurs de 8 bits, multipliant par l'occasion les temps de calcul par 2 ou 3.

L'octet



Avec un octet - 8 bits - une valeur peut représenter 256 valeurs différentes (2 à la puissance 8).

Par exemple la couleur d'un pixel à l'écran est caractérisée par 3 variables qui sont ROUGE, VERT et BLEU. Ainsi la couleur jaune est définie par ROUGE=255=\$FF VERT=\$FF=255 et BLEU = \$00=0

Remarque : pour signaler un mot hexadécimal, on utilise la lettre \$ ou h ou 0x.

Exemple \$FF=\$FFh=0xFF



Structures combinatoires

On appelle **structure combinatoire**, l'association d'éléments logiques pour lesquels un changement d'une variable d'entrée introduit immédiatement un changement possible de la sortie.

Exemple :

Soit un coffre fort disposant de quatre boutons. Si chaque bouton est positionné sur la bonne valeur, le coffre s'ouvre. L'ordre de manipulation n'a aucune importance. L'ouverture est simplement conditionnée par la bonne combinaison.

Il s'agit d'un fonctionnement combinatoire.

Les portes logiques sont des structures combinatoires.



Structures séquentielles

On appelle structure séquentielle, l'association d'éléments logiques faisant intervenir la notion de mémoire et d'états précédents pour provoquer le changement d'état de sortie de la structure.

Exemple :

Une carte bancaire dispose d'un code secret de 4 chiffres. L'ordre de saisi à son importance. Pour que le code soit accepté, il faut que les 4 numéros soient exacts et saisis dans l'ordre.

Il s'agit d'un fonctionnement qui respecte une séquence. Il s'agit d'un fonctionnement



séquentiel.

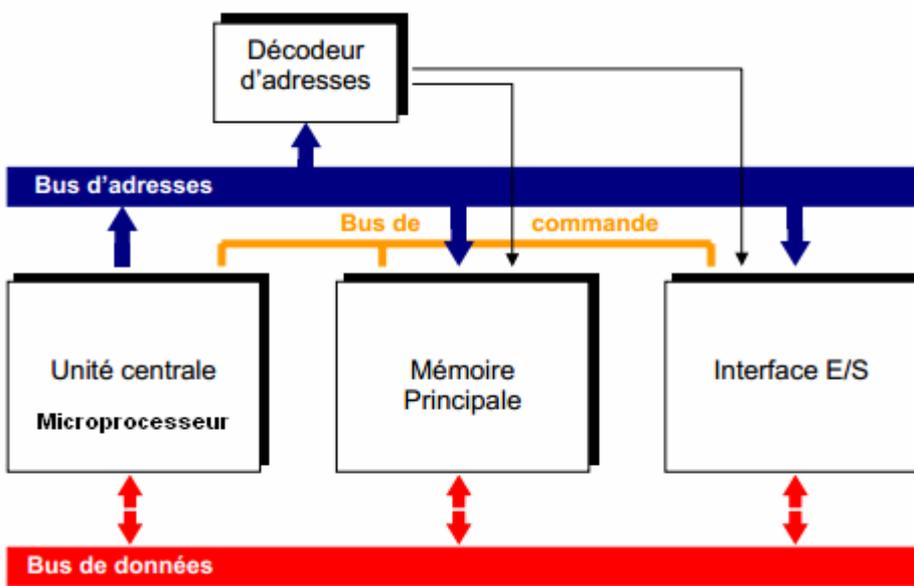
Les registres, les bascules logiques, les compteurs sont des structures séquentielles

II/ Etude du système de traitement



Etude fonctionnelle d'un système de traitement de l'information

John Von Neumann a élaboré en 1946 un modèle de traitement de l'information qui a court encore aujourd'hui.



Dans ce modèle, trois blocs fonctionnels sont indispensables :

- l'unité centrale ou CPU qui réalise les opérations
- la mémoire qui stocke les informations (programme + données)
- l'unité d'interfaçage qui permet de communiquer avec l'extérieur

Les données (codes de programme et variables) sont véhiculées par un ensemble de fils appelé BUS DE

DONNEES. Le bus de données est bidirectionnel et son nombre de fil dépend de la capacité de traitement du microprocesseur. 8 fils s'il s'agit d'un microprocesseur 8 bits.

Le bus d'adresse unidirectionnel véhicule le numéro de la case mémoire vers laquelle la donnée doit aller ou d'où elle doit venir. Non il y a lundi avant

Le bus de commande comporte des signaux utiles au fonctionnement de l'ensemble (signaux de cadencement, sélection de lecture ou d'écriture, etc....).



L'unité centrale



Elle est composée par le microprocesseur qui est chargé d'interpréter et d'exécuter les instructions d'un programme, de lire ou de sauvegarder les résultats dans la mémoire et de communiquer avec les unités d'échange. Toutes les activités du microprocesseur sont cadencées par une horloge.

On caractérise le microprocesseur par :

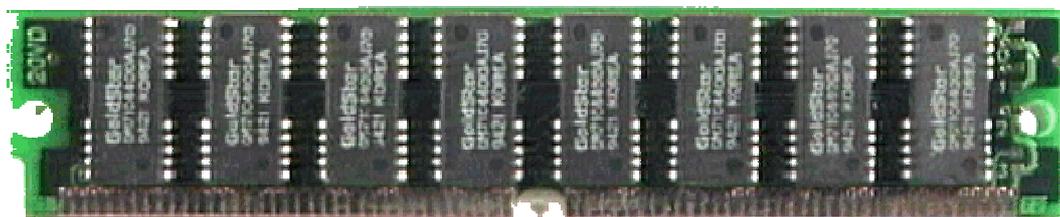
- sa fréquence d'horloge : en MHz ou GHz
- le nombre d'instructions par secondes qu'il est capable d'exécuter : en MIPS
- la taille des données qu'il est capable de traiter : en bits



La mémoire principale

Elle contient les instructions du ou des programmes en cours d'exécution et les données associées à ce programme. Physiquement, elle se décompose souvent en :

- une mémoire morte (ROM = Read Only Memory) chargée de stocker le programme. C'est une mémoire à lecture seule.
- une mémoire vive (RAM = Random Access Memory) chargée de stocker les données intermédiaires ou les résultats de calculs. On peut lire ou écrire des données dedans, ces données sont perdues à la mise hors tension.



Remarque :

Les disques durs, disquettes, CDROM, etc... sont des périphériques de stockage et sont considérés comme des mémoires secondaires. Elles nécessitent un contrôleur de disque.



Les interfaces d'entrées/sorties

Elles permettent d'assurer la communication entre le microprocesseur et les périphériques. (capteur, clavier, moniteur ou afficheur, imprimante, modem, etc...). Elle est associée à des composants appelés COUPLEURS.



Adresses et décodage d'adresses

La multiplication des périphériques autour du microprocesseur oblige la présence d'un décodeur d'adresse chargé d'aiguiller les données présentes sur le bus de données.

En effet, le microprocesseur peut communiquer avec les différentes mémoires et les différents boîtier d'interface. Ceux-ci sont tous reliés sur le même bus de données et afin d'éviter des conflits, un seul composant doit être sélectionné à la fois.

Lorsqu'on réalise un système microprogrammé, on attribue donc à chaque périphérique une zone d'adresse et une fonction « décodage d'adresse » est donc nécessaire afin de fournir les signaux de sélection de chacun des composants. Ces signaux se nomment généralement **Chip Select** (CS).

III/ Etude du microprocesseur

L'étude suivante se limite à l'examen simplifié du modèle de Von Neumann.

Les microprocesseurs ne cessent d'évoluer tant en terme de

- vitesse d'exécution,
- de consommation
- et d'intégration.

Le tableau ci-dessous présente l'évolution de 1971 à 2010 :

Date	Nom	Nombre de transistors	Finesse de gravure (µm)	Fréquence de l'horloge	Largeur des données	MIPS
1971	4004	2 300		108 kHz	4 bits/4 bits bus	
1974	8080	6 000	6	2 MHz	8 bits/8 bits bus	0,64
1979	8088	29 000	3	5 MHz	16 bits/8 bits bus	0,33
1982	80286	134 000	1,5	6 à 16 MHz (20 MHz chez AMD)	16 bits/16 bits bus	1
1985	80386	275 000	1,5	16 à 40 MHz	32 bits/32 bits bus	5
1989	80486	1 200 000	1	16 à 100 MHz	32 bits/32 bits bus	20
1993	Pentium	3 100 000	0,8 à 0,28	60 à 233 MHz	32 bits/64 bits bus	100
1997	Pentium II	7 500 000	0,35 à 0,25	233 à 450 MHz	32 bits/64 bits bus	300
1999	Pentium III	9 500 000	0,25 à 0,13	450 à 1 400 MHz	32 bits/64 bits bus	510
2000	Pentium 4	42 000 000	0,18 à 0,065	1,3 à 3,8 GHz	32 bits/64 bits bus	1 700
2004	Pentium 4D « Prescott »	125 000 000	0,09 à 0,065	2,66 à 3,6 GHz	32 bits/64 bits bus	9 000
2006	Core 2™ Duo	291 000 000	0,065	2,4 GHz (E6600)	64 bits/64 bits bus	22 000
2007	Core 2™ Quad	2*291 000 000	0,065	3 GHz (Q6850)	64 bits/64 bits bus	2*22 000 (?)
2008	Core 2™ Duo (Penryn)	410 000 000	0,045	3,33 GHz (E8600)	64 bits/64 bits bus	~24 200
2008	Core 2™ Quad (Penryn)	2*410 000 000	0,045	3,2 GHz (QX9770)	64 bits/64 bits bus	~2*24 200
2008	Intel Core i7 (Nehalem)	731 000 000	0,045 (2008) 0,032 (2009)	2,66 GHz (Core i7 920) 3,33 GHz (Core i7 Ext. Ed. 975)	64 bits/64 bits bus	?
2009	Intel Core i5/i7 (Lynnfield)	774 000 000	0,045 (2009)	2,66 GHz (Core i5 750) 2,93 GHz (Core i7 870)	64 bits/64 bits bus	?
2010	Intel Core i7 (Gulftown)	1 170 000 000	0,032	3,33 GHz (Core i7 980X)	64 bits/64 bits bus	?

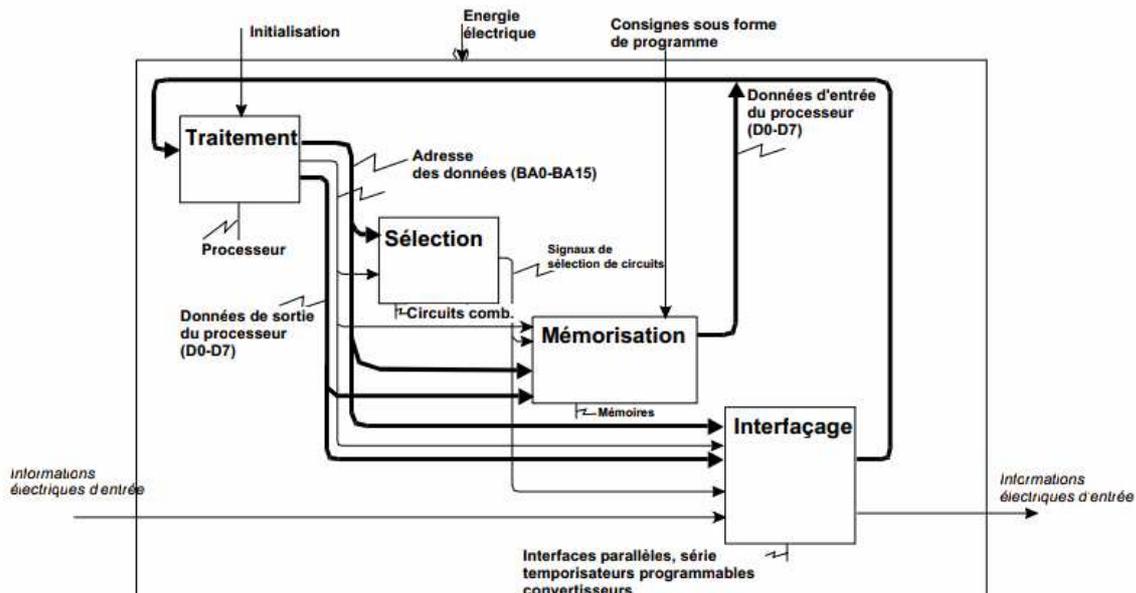
Les premiers microprocesseurs se basaient sur une architecture Von Neumann tandis que des processeurs nécessitant plus de puissance de calcul reposaient sur une architecture Harvard.

Depuis quelques années, on constate que les microprocesseurs utilisent les atouts des deux architectures.

Le modèle de Von Neumann

Le principe de base de l'architecture de Von Neumann est que les données et les instructions sont véhiculées sur un même bus qui est le bus de données.

Pour accéder à ces données situées en mémoire, ou dans des cases mémoires des circuits périphériques, le bus d'adresse permet de véhiculer un mot binaire qui définit où se trouvent les données.



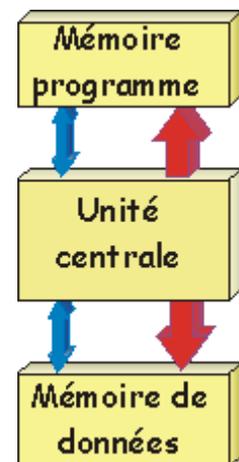
Remarque :

Dans une architecture Harvard, les données et les instructions circulent sur deux bus différents.

Structure du processeur



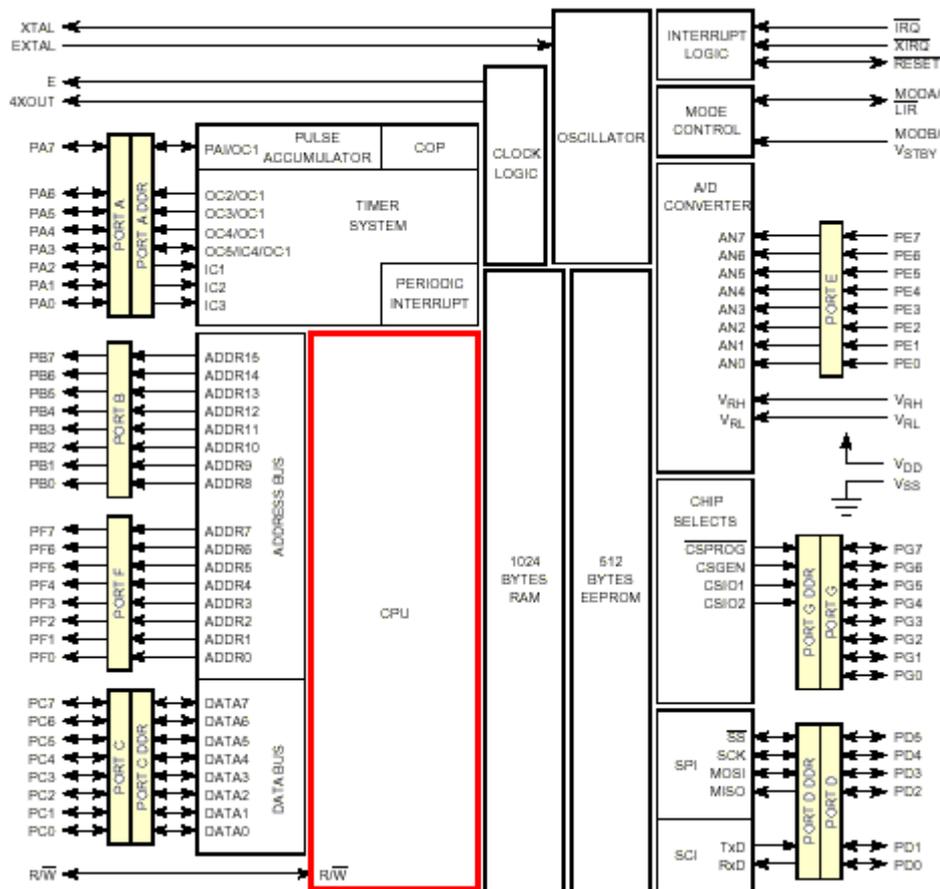
Microprocesseur - Microcontrôleur



Ce qui distingue un microcontrôleur d'un microprocesseur est que le microcontrôleur intègre, en plus de l'unité centrale (CPU : Central Processing Unit), également des structures périphériques :

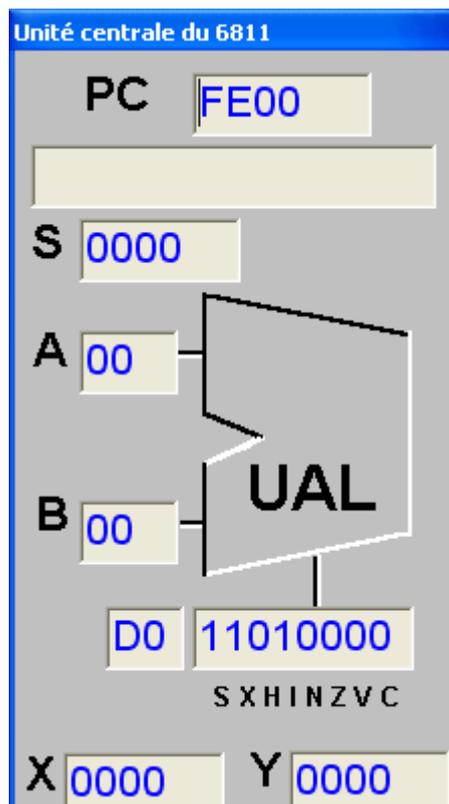
- mémoires
- structures d'interfaçage parallèle
- structure d'interfaçage série
- structures de conversions analogique et numériques
- circuits temporisateurs
- etc...

Exemple du microcontrôleur 68HC11F1



Structure interne d'une CPU

Reprenons l'exemple du 68HC11F1.



- Son **unité arithmétique et logique (UAL)** permet de réaliser des opérations sur 8 bits et certaines opérations sur 16 bits. On dit qu'il s'agit d'un processeur 8/16 bits.
- Les **accumulateurs A et B** sont des registres de 8 bits qui contiennent les opérandes d'une opération. Certaines instructions associent ces deux accumulateurs pour réaliser des opérations sur 16 bits : A (8bits) +B (8bits) = D (16bits).
- Le **Program Counter (PC)** ou compteur ordinaire est un registre de 16bits qui contient en permanence l'adresse de la prochaine instruction à exécuter
- Le **Stack Pointer (S)** est un registre de 16 bits qui contient l'adresse de la pile mémoire. Cette dernière est nécessaire pour faciliter la sauvegarde des données temporaires.
- Lié à l'UAL le **Code Condition Register (CCR)** ou drapeau donne des indications sur un résultat : valeur nulle, valeur négative, résultat avec retenu, etc... Voir ci-dessous.
- X et Y sont des registres de 16 bits qui permettent de manipuler les adresses. Cette CPU est donc capable d'adresser 2^{16} adresses différentes.

L'unité de contrôle qui n'est pas représentée sur la figure ci contre permet de cadencer et d'organiser l'exécution des instructions.



Registre de code condition

Selon le résultat d'une opération les bits du **registre CCR** sont positionnés à "1" ou "0". Ces bits sont utilisés par le microprocesseur pour effectuer par la suite des tests conditionnels de type SI... ALORS.. SINON... FINI

Les bits les plus courants sont :

- C : Carry : positionné à "1" si le résultat d'une opération possède une retenue.
- Z : Zero : Positionné à "1" si le résultat d'une opération est nulle.
- N : Negative : Positionné à "1" si le résultat d'une opération est négatif. Plus précisément si le bit de poids fort est mis à "1".

Exécution d'une instruction



Type d'instructions

Il existe différents type d'instructions :

- opérations arithmétiques ou logiques : elles sont en lien avec l'UAL : Addition, complémentation...
- opérations d'échange ou de transfert : sauver l'accumulateur, charger l'accumulateur avec une donnée en mémoire...
- opérations liées au fonctionnement du processeur : arrêt logiciel, masquage d'interruption...

Dans certains cas les opérations ne nécessitent aucun opérande, et l'instruction tient sur un octet : exemple : Incréments A (INCA). On parle d'**adressage implicite**.

D'autres instructions nécessitent un opérande de 1 octet spécifié immédiatement à la suite de l'instruction: Exemple : Ajouter \$20 à la valeur de l'accumulateur (LDAA #\$20). Il s'agit d'un **adressage immédiat**.

Enfin des instructions peuvent spécifier l'emplacement de la donnée par une adresse sur un ou deux octets : exemple : mettre le contenu de la case mémoire d'adresse \$1000 dans l'accumulateur (LDAA \$1000). Il s'agit d'un **adressage direct ou étendu**. Quelque soit le type d'instruction, le code binaire qui la caractérise décrit la manière dont elle doit être exécutée